

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 01-195428

(43)Date of publication of application : 07.08.1989

(51)Int.Cl.

G02F 1/31

G02F 1/35

H04B 9/00

H04J 3/00

(21)Application number : 63-020881

(71)Applicant : NIPPON TELEGR & TELEPH CORP
<NTT>

(22)Date of filing : 29.01.1988

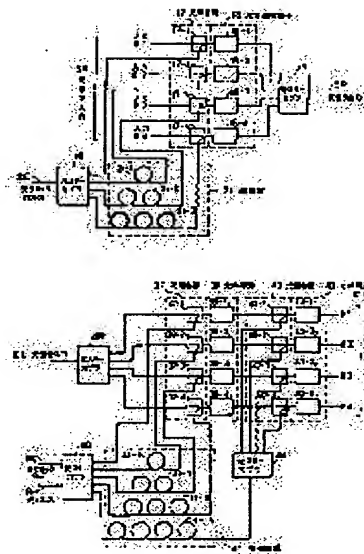
(72)Inventor : TAKEMOTO KENJI
SHIMADA MASA HARU

(54) OPTICAL TIME-DIVISION MULTIPLEXED MODEM CIRCUIT

(57)Abstract:

PURPOSE: To cope with a high-speed signal with the title circuit by using optical nonlinear elements and star couplers and performing time-division multiplexed MODEM signal processing in an optical stage.

CONSTITUTION: An optical nonlinear element 17-1 outputs a high-level output only when the input #1 is '1' at the phase of optical clock pulses and, similarly, optical nonlinear elements 17-2W17-4 output high-level outputs only when the inputs are '1' at phases shifted from the phase of the optical clock pulses. When the elements 17-1W17-4 output high-level outputs, the optical signal output SO of an optical star coupler 19 becomes time-division multiplexed modulation signals. Moreover, an optical nonlinear element 37-1 output a high-level output only when the input #1 is '1' at the phase of the optical clock pulses, and similarly, optical nonlinear elements 37-1W37-4 output high-level outputs only when the inputs are '1' at phases shifted from the phase of the optical clock pulses. The outputs are held during the period T. Thus time-division multiplexed demodulation signals are respectively outputted as optical signals to the optical signal output R# of output ports. Therefore, a super-high speed time-division multiplexed MODEM system of 10GHz can be realized.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平1-195428

⑬ Int. Cl.⁴

G 02 F 1/31
1/35
H 04 B 9/00
H 04 J 3/00

識別記号

3 0 3

庁内整理番号

Z-7348-2H
7348-2H
D-8523-5K
Q-6914-5K

⑭ 公開 平成1年(1989)8月7日

審査請求 未請求 請求項の数 2 (全5頁)

⑮ 発明の名称 光時分割多重変復調回路

⑯ 特 願 昭63-20881

⑰ 出 願 昭63(1988)1月29日

⑱ 発 明 者 竹 本 憲 治 東京都千代田区内幸町1丁目1番6号 日本電信電話株式会社内

⑲ 発 明 者 島 田 正 治 東京都千代田区内幸町1丁目1番6号 日本電信電話株式会社内

⑳ 出 願 人 日本電信電話株式会社 東京都千代田区内幸町1丁目1番6号

㉑ 代 理 人 弁理士 玉蟲 久五郎 外2名

明 細 書

1. 発明の名称

光時分割多重変復調回路

2. 特許請求の範囲

- (1) ヒステレシス特性を有する光非線型素子をN個を並列に配置し、1対N光スターカブラのN本の分岐ポートに前記光非線型素子の各々を接続し、N個の並列に配置された非線型素子に並列配置の順に従って一定の時間間隔づつずらし光クロックパルスと光信号との結合した信号を順次与えることを特徴とする光時分割多重変復調回路
- (2) 前記光信号の“1”のレベルが前記光非線型素子の立ち下がりの強度より小さく、前記光クロックパルスのレベルが該光非線型素子の立ち上がりの強度と立ち下がりの強度の差より大きく設定したことを特徴とする請求項第1項記載の光時分割多重変復調回路。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は光ファイバを媒体とした伝送装置、とくにその伝送フレームでの光段での時分割多重変復調回路に関する。

(従来の技術)

第3図は時分割多重分離の機能の説明図で、(1)は変調、(2)は復調である。図において、S0は入力、S1は出力、R0は入力、R1は出力、Tは周期(秒)である。(以後各素子を示す「x」、「-x」は、特に個々の素子を指定するとき以外は省略する。)以下は全て4対1の時分割多重を例にして説明する。第3図(1)の時分割多重変調回路で、4つの入力ポートからの入力S0はそれぞれ情報速度1/T(ビット/秒)のタイムスロット信号が入力された場合、時分割多重の結果として、T秒の時間幅のなかに入力S0の信号をT/4(秒)づつ時間軸に並べた時分割多重の出力S1が得られる。第3図(2)は時分割多重復調回路

を示したもので第3図(II)と入出力関係が逆になっている。

第4図は従来の電気回路での時分割多重変調回路のブロック図である。図において、1はANDゲート、2はORゲート、3はフリップフロップ、4はゲート、s井は入力、sOは出力、sDはデータロード、sCはクロックパルスである。各入力s井の信号がデータロードパルスsDによりANDゲート1およびORゲート2を介してフリップフロップ3のデータ入力端子に印加される。その後、クロックパルスsCにより各フリップフロップ3がs井の信号を取り込み、引続きクロックパルスsCにより各フリップフロップ3はゲート4を介してシフトレジスタとして動作し出力sOに時分割多重変調信号が順次出力される。

第5図は従来の電気回路での時分割多重復調回路のブロック図である。図において、5、6はフリップフロップ、r井は入力、r井は出力、rCはクロックパルス、rRは読み出しパルスである。フリップフロップ5は周期 $T/4$ (秒)のクロ

ックパルスrCにより駆動され、シフトレジスタを構成しており、入力r井からの時分割多重信号は4ビットづつ並列に展開され、周期T (秒)毎に読み出しパルスrRによりフリップフロップ6でデータをラッチして出力r井を出力する。

(発明が解決しようとする課題)

以上説明したように従来の電気回路を主体とした構成では、信号路にフリップフロップを多用しているため、情報速度が周波数は1GHz程度迄である。情報速度の高速化に伴いハードウェアの実現が困難となる。本発明の目的は高速信号に対応できる時分割多重変復調方式の機能を実現できる手段を提供することにある。

(課題を解決するための手段)

本発明は光非線型素子と光スターカブラを用い、光段での時分割多重変復調信号処理を行い、高速信号に対応できる時分割多重変復調方式の機能を実現した。

(実施例)

第1図は本発明の光時分割多重回路変調回路のブロック図を示す。図において、17は光結合器、18は光非線型素子、19は光スターカブラ、20は光スターカブラ、21は遅延線、S井は光信号入力、SOは光信号出力、SCは光クロックパルスである。第2図は本発明に適用する光非線型素子の入出力特性図を示す。図において、 I_1 は立下りのしきい値、 I_2 は立上りのしきい値である。光非線型素子は入力光の強度を増加していくときと減少していくときでは異なった軌跡をたどるヒステシス特性を示す。例えば可飽和吸収体を含んだ双安定半導体レーザでこのような素子を構成すると、バイアス電流160mAで $I_1=0.2$ mW、 $I_2=1$ mW程度のものが構成できる。光信号入力S井は光ファイバおよび光結合器17を介して光非線型素子18に結合される。各光非線型素子18の出力は光スターカブラ19で結合される。一方、時分割多重変調用の繰返周期T (秒)の光クロックパルスSCは、光スターカブラ20

でパルス幅 $T/4$ (秒)のパルスに4分岐され、光結合器17-1に遅延0で、光結合器17-2にはファイバ遅延線21-1を介して遅延 $T/4$ (秒)で、光結合器17-3にはファイバ遅延線21-2を介して遅延 $2 \times T/4$ (秒)で、光結合器17-4にはファイバ遅延線21-3を介して遅延 $3 \times T/4$ (秒)で結合される。各光結合器17の光信号の入力SCと位相を調整されたクロックパルスの2つの入力を後続の光非線型素子18に対して光信号の“1”のレベルを光非線型素子18のしきい値 I_1 より小さい($I_1 - \Delta$)に設定し、光クロックパルスの“1”のレベルを($I_2 - I_1 + \Delta$)に設定しておく。このようなレベル設定にしておくことにより光非線型素子17-1は光クロックパルスの位相で入力井1が“1”の場合のみ高レベル出力を、光非線型素子17-2は光クロックパルスの位相より $T/4$ (秒)ずれた位相で入力井2が“1”の場合のみ高レベル出力を、光非線型素子17-3は光クロックパルスの位相より $2 \times T/4$ (秒)ずれた位相で

入力#3が“1”の場合のみ高レベル出力を、光非線型素子17-4は光クロックパルスの位相より $3 \times T/4$ (秒)ずれた位相で#4が“1”の場合のみ高レベル出力を出すので、光スターカブラ19の光信号出力S0は時分割多重変調信号となる。

第6図は本発明の光時分割多重復調回路のブロック図を示す。図において、37は光結合器、38は光非線型素子、39は光スターカブラ、40は光スターカブラ、41は遅延線、42は光結合器、43は光非線型素子、44は光スターカブラ、R1は光信号入力、R#は光信号出力、RCは光クロックパルス、RPは光パルスである。入力ポートの光信号R1は光スターカブラ39で4分岐され、光ファイバ及び光結合器37を介して光非線型素子38に結合される。各光非線型素子38の出力はさらに光ファイバ及び光結合器42を介して光非線型素子43に結合される。一方、時分割多重復調のためのタイミングを与える繰返周期T (秒)でパルス幅 $T/4$ (秒)の光クロックパ

ルスRCと立ち上がりの位相が光クロックパルスRCと一致している繰返周期T (秒)でパルス幅がT (秒)より若干小さい光パルスRPを光スターカブラ40で合波した後に4分岐され、光結合器37-1に遅延0で、光結合器37-2にはファイバ遅延線41-1を介して遅延 $T/4$ (秒)で、光結合器37-3にはファイバ遅延線41-2を介して遅延 $2 \times T/4$ (秒)で、光結合器37-4にはファイバ遅延線41-3を介して遅延 $3 \times T/4$ (秒)で結合される。各光結合器37の光信号入力R#と位相を調整されたクロックパルスRCの2つの入力を後続の光非線型素子38に対して光パルスRPの“1”のレベルを光非線型素子38のしきい値 I_1 より大きい($I_1 + \Delta$)に設定し、光クロックパルスRCの“1”のレベルを($I_1 - \Delta$)に設定しておく。このようなレベル設定にしておくことにより光非線型素子37-1は光クロックパルスの位相で入力#1が“1”の場合のみ高レベル出力を、光非線型素子37-2は光クロックパルスの位相より $T/4$

(秒)ずれた位相で入力#2が“1”の場合のみ高レベル出力を、光非線型素子37-3は光クロックパルスの位相より $2 \times T/4$ (秒)ずれた位相で入力#3が“1”の場合のみ高レベル出力を、光非線型素子37-4は光クロックパルスの位相より $3 \times T/4$ (秒)ずれた位相で入力#4が“1”の場合のみ高レベル出力を出し周期T (秒)の間保持される。周期(秒)の終わりのタイミングで光パルスRCが短時間0となり光非線型素子43の内容が消去される。各タイミングで書き込み保持された光非線型素子38の内容をさらに光スターカブラ40から分岐されてT (秒)だけ遅延線41-4で遅延された光クロックパルスをさらに光スターカブラ44で分岐した出力で一斉に光結合器42を介して光非線型素子43に書き込む。このようにして出力ポートに光信号出力R#に光信号として時分割多重復調信号が夫々出力される。

(発明の効果)

以上説明したように、本発明によれば信号処理

を全て光素子で行うことができるので10GHzの超高速の時分割多重復調方式が実現できる。

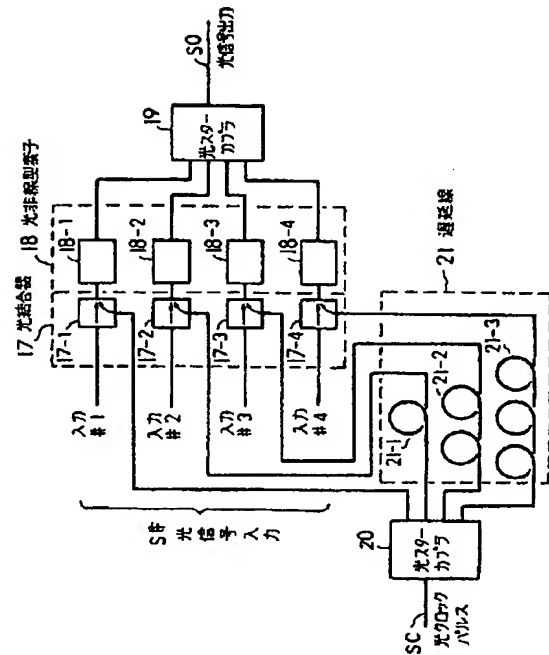
4.図面の簡単な説明

第1図は本発明の光時分割多重回路変調回路のブロック図、第2図は本発明に適用する光非線型素子の入出力特性図、第3図は時分割多重分離の機能の説明図、第4図は従来の電気回路での時分割多重変調回路のブロック図、第5図は従来の電気回路での時分割多重復調回路のブロック図、第6図は本発明の光時分割多重復調回路のブロック図である。

1はANDゲート、2はORゲート、3はフリップフロップ、4はゲート、5、6はフリップフロップ、17は光結合器、18は光非線型素子、19は光スターカブラ、20は光スターカブラ、21は遅延線、37は光結合器、38は光非線型素子、39は光スターカブラ、40は光スターカブラ、41は遅延線、42は光結合器、43は光非線型素子、44は光スターカブラ、S#は光信

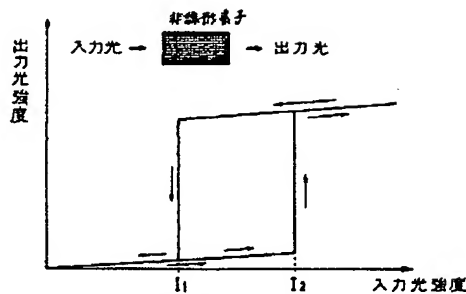
号入力、S Oは光信号出力、R Iは光信号入力、
R #は光信号出力、S Cは光クロックパルス、R
Cは光クロックパルス、R Pは光パルス、S Oは
入力、S Iは出力、R Oは入力、R Iは出力、T
は周期(秒)、s #は入力、s Oは出力、r Iは
入力、r #は出力、s Dはデータロード、s Cは
クロックパルス、Tは周期(秒)、I₁は立下り
のしきい値、I₂は立上りのしきい値、r Rは読
み出しパルス、r Cはクロックパルス

特許出願人 日本電信電話株式会社
代理人 弁理士 玉 蟲 久五郎
(外2名)



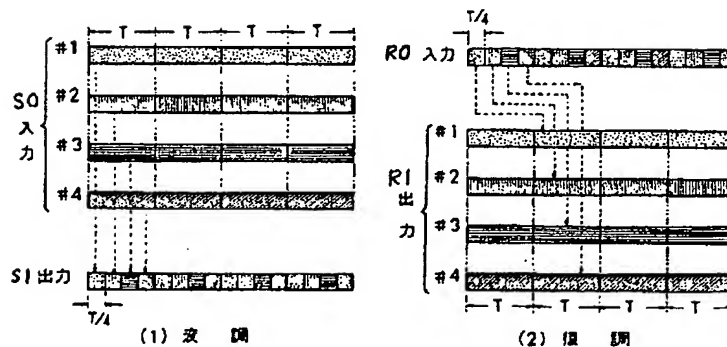
本発明の時分割多重回路のブロック図

第 1 図



光非線形素子の入出力特性図

第 2 図



時分割多重分離の機能の説明図

第 3 図

